

# XSTM/STS による劈開 Si-MIS の ゲート電圧印加時におけるバンド湾曲測定

奈良先端科学技術大学院大学 物質創成<sup>A</sup>, 大阪大学 産業科学研究所<sup>B</sup>  
大畑慧訓<sup>A</sup>, 石原佑理<sup>A</sup>, 加藤直也<sup>A</sup>, 立花和也<sup>A</sup>, 広田望<sup>A</sup>, 服部賢<sup>A</sup>,  
大門寛<sup>A</sup>, T. Wei<sup>B</sup>, 藤原宏平<sup>B</sup>, 服部梓<sup>B</sup>, 田中秀和<sup>B</sup>

半導体デバイスの設計には、界面付近のバンドのエネルギー準位の制御が重要である。デバイス動作時の電子状態をナノスケールで評価する技術は、局所物性を反映したバンド設計へのフィードバックに不可欠である。我々は、劈開を要するが空間分解能に優れる cross-sectional (X)-STM/STS に注目しており、ゲート電圧  $V_G$  印加時の金属-絶縁体-半導体 (MIS) 劈開表面におけるバンド湾曲の評価を試みている。

実験では、Si (111) (B-dope,  $1.0 \times 10^{13} \text{ cm}^{-3}$ ) 上に parylene (50 nm), Au (80 nm) を蒸着した MIS 試料を主に用い、真空劈開面の STS 測定を行った (図 1)。図 2 は、界面からの距離  $d$  における  $V_G = +2 \text{ V}$  印加時の STS 結果である。青色の曲線 ( $d = 100 \text{ nm}$ ) は、原点を通る半導体の I-V 特性を示しているが、 $d$  が小さくなる (界面に近づく) につれて電流の立ち上がり (VBM に対応) が  $V_s$  負方向にシフトしていることがわかる。これは、界面付近での明瞭なバンド湾曲を示していると言える。今回測定されたバンド湾曲は TCAD シミュレーション (探針誘起バンド湾曲も考慮) から予想される値よりも大きかった。詳細は発表で報告する。

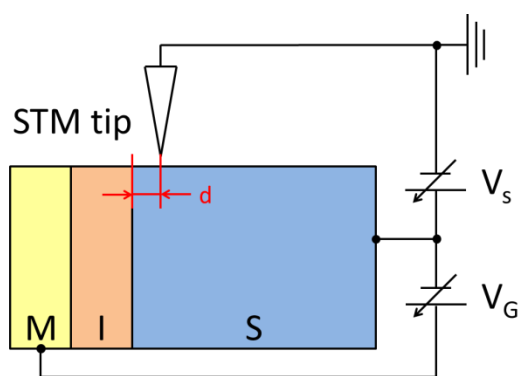


図 1 MIS 界面付近における STS 測定  
概念図

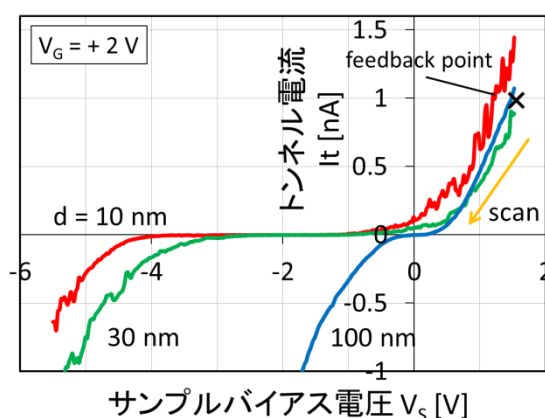


図 2 ゲート電圧印加時の界面付近の  
STS 結果